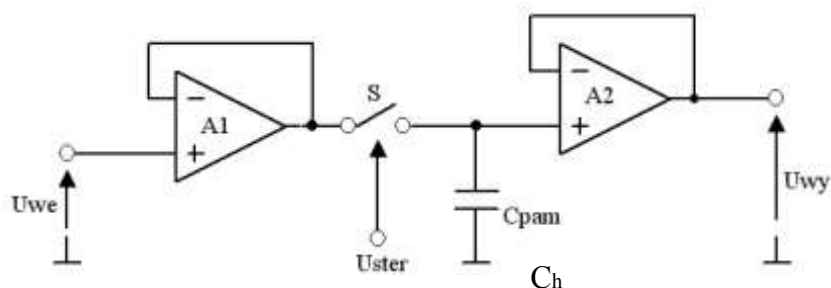


BADANIE WŁAŚCIWOŚCI UKŁADÓW PÓBKUJĄCO-PAMIĘTAJĄCYCH

1. Budowa i zasada działania układu próbkująco-pamiętającego.

Układami próbkująco pamiętającymi (ang. sample-and-hold) nazywa się całą grupę układów spełniających funkcje pamięci analogowych. Podstawowym zadaniem układu próbkująco z pamięcią - zwanego w skrócie układem PP - jest pobranie próbki napięcia wejściowego i zapamiętanie jej na określony czas [3]. W stanie wyłączenia napięcie wyjściowe nie powinno jednak spaść do zera, lecz powinno być równe napięciu w chwili wyłączenia. Czas pamiętania próbki napięciowej, w zależności od sposobu jej wykorzystania, może wynosić od kilkuset nanosekund do kilku minut.



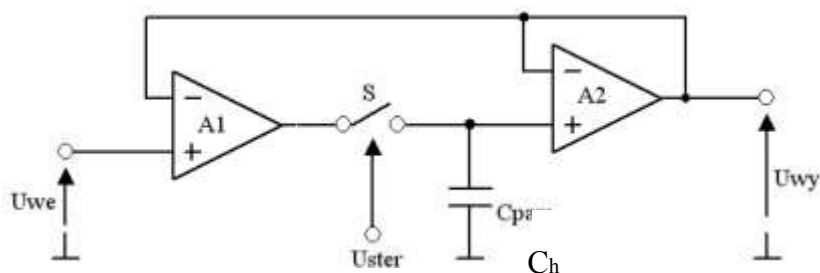
Rys.1. Podstawowy schemat układu P/P

Głównym elementem układu jest kondensator pamiętający C_h . Gdy klucz S jest zamknięty, wówczas kondensator jest ładowany do napięcia wejściowego. Aby nie powodowało to obciążenia źródła napięcia wejściowego, stosuje się układ dopasowujący impedancję. Na rysunku 1 zrealizowano go za pomocą wtórnika napięciowego $A1$. Musi on dostarczać dużych prądów wyjściowych, umożliwiających szybkie przeładowanie kondensatora pamiętającego. Jeżeli klucz S jest otwarty, to napięcie na kondensatorze C_h powinno jak najdłużej pozostać bez zmian. Dlatego za kondensatorem jest włączony wtórnik napięciowy separujący obciążenie. Oprócz tego przełącznik musi mieć dużą rezystancję w stanie wyłączenia, a kondensator - izolację wysokiej jakości [5]. Po zamknięciu klucza S napięcie wyjściowe nie osiąga natychmiast wartości napięcia wejściowego, lecz narasta z szybkością określoną przez maksymalną szybkość zmian sygnału na wyjściu.

2. Podstawowe konfiguracje układów próbkująco/pamiętających.

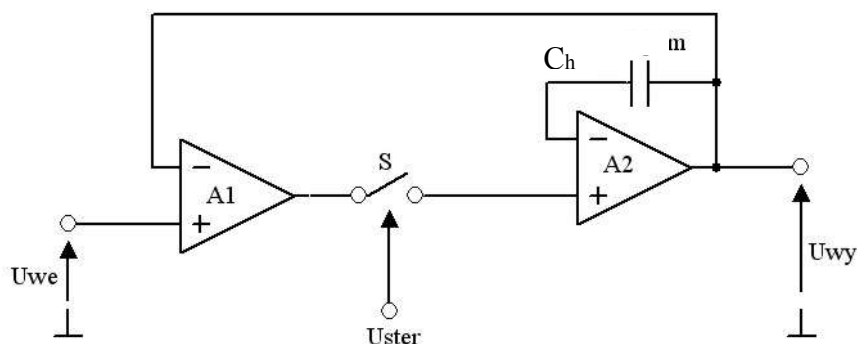
Obydwa wzmacniacze w układzie PP pracują jako wtórnik napięciowy, w związku, z czym tego rodzaju układ nie odwraca fazy napięcia wejściowego i ma współczynnik wzmocnienia praktycznie równy $1V/V$ [1].

Konfiguracja z rysunków 1 i 2 nie zapewnia układowi P/P odpowiednio dużej dokładności, bowiem błędy wzmacniaczy sumują się.



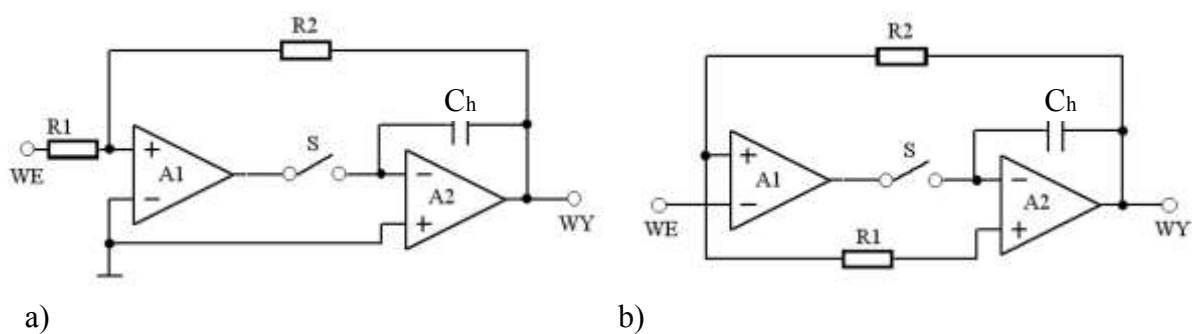
Rys. 2 Układ P/P ze sprzężeniem zwrotnym z wyjścia na wejście

W dwóch powyższych rozwiązaniach stosunkowo silnie występuje efekt przenikania ładunku z wejścia sterującego przełącznika S do obwodu kondensatora pamiętającego. Powoduje to powstanie błędu napięcia w fazie pamiętania. Efekt ten można zmniejszyć stosując tzw. konfigurację integracyjną układu P/P przedstawioną rysunku 3. Kondensator pamiętający C_h został tutaj przeniesiony do obwodu sprzężenia wzmacniacza A2. W konsekwencji napięcia przełączane przez przełącznik S mają wartość bliską zero, co powoduje, że warunki jego pracy są stabilne i można stosować układy kompensujące ładunek „pompowany” przez zmiany napięcia U_{ster} .



Rys. 3. Konfiguracja integracyjna układu P/P

Współczesne układy próbkująco/pamiętające buduje się z reguły w taki sposób, aby były możliwie uniwersalne. Prowadzi to przede wszystkim do zapewnienia użytkownikowi możliwości doboru współczynnika wzmocnienia układu P/P o wartości większej niż 1. Tego rodzaju układy P/P nazywane są wzmacniaczami próbkująco/pamiętającymi i często ta nazwa przenoszona jest na wszystkie układy P/P. Ponadto umożliwia się wybór znaku współczynnika wzmocnienia, czyli budowanie odwracających i nieodwracających wzmacniaczy P/P. Konfiguracje tego rodzaju przedstawiona jest rys 4.



Rys.4. Wzmacniacz próbkująco/pamiętający: a) odwracający, b) nieodwracający

3. Parametry układów próbkująco/pamiętających

Układy próbkująco/pamiętające opisuje się dwiema grupami parametrów. Pierwsza grupa to parametry, które rozpatruje się w odniesieniu do pełnego cyklu ich pracy. Pełny cykl pracy dowolnego analogowego układu PP składa się z dwóch faz.

Pierwsza faza pracy układu PP nazywa się *stanem próbkowania* natomiast druga faza pracy układu PP nazywa się *stanem pamiętania*. Krótkie okresy pomiędzy stanem pamiętania i stanem próbkowania, i odwrotnie, nazywa się *stanami przejściowymi*.

3.1. Parametry układu w stanie próbkowania

Podstawowym parametrem opisującym właściwości układu PP w tej fazie jest:

- **czas przyjęcia próbki** t_a (ang. acquisition time) jest to najważniejszy parametr dynamiczny w fazie próbkowania określany jako czas potrzebny na ustalenie się napięcia na kondensatorze z odpowiednią dokładnością w stosunku do napięcia próbkowanego.

Czas t_a zależy od kilku czynników: szybkości działania wejściowego wzmacniacza separującego z obciążeniem pojemnościowym i jego wydajności prądowej oraz stałej czasowej ładowania, będącej iloczynem sumy rezystancji wyjściowej wzmacniacza separującego i rezystancji przełącznika analogowego przy włączeniu oraz pojemności kondensatora pamięciowego. Czas włączenia przełącznika nie przekracza na ogół kilkudziesięciu nanosekund i w porównaniu z czasem ładowania jest mało znaczący [2].

- **wyjściowe napięcie niezrównoważenia** jest ono zwykle definiowane przy napięciu wejściowym równym zero. W dyskretnych układach PP może być kompensowane za pomocą potencjometrów umieszczonych w układach wzmacniaczy separujących. Wyjściowe napięcie niezrównoważenia może być sprowadzone do zera jedynie w określonej temperaturze otoczenia.

- **błąd wzmocnienia** jest to odchylenie od wartości idealnej. W niektórych układach PP istnieje możliwość dokładnego dobrania wartości równej 1 za pomocą potencjometrycznej regulacji zewnętrznej [3].

- **nieliniowość** jest definiowana jako maksymalne odchylenie charakterystyki $U_o = f(U_i)$ od charakterystyki idealnej w całym zakresie napięć wejściowych. Jako błąd nieliniowości podaje się zwykle maksymalną (lub typową) wartość odchylenia, odniesioną do maksymalnej wartości napięcia wyjściowego, i wyraża się w procentach, np. $\pm 0,01\%$ lub $+0,005\%$;

- **szerokość pasma** jest to maksymalna częstotliwość sygnału sinusoidalnego, przy której wzmocnienie maleje o 3 dB od wartości wzmocnienia dla prądu stałego. Szerokość pasma jest określana dla sygnału sinusoidalnego o małej amplitudzie, tzn. dla takiej amplitudy, przy której nie występuje efekt ograniczania szybkości spowodowany innym parametrem układu PP - maksymalną szybkością zmian napięcia wyjściowego [2].

3.2. Parametry układu w stanie pamiętania

W stanie pamiętania kondensator ulega powolnemu rozładowaniu. Jest ona charakteryzowana przez parametr nazywany **szybkością opadania napięcia wyjściowego** (ang. hold-mode droop) w stanie pamiętania. Szybkość zmian napięcia na kondensatorze pamięciowym można znacznie ograniczyć przez zwiększenie pojemności, lecz stosuje się to tylko w niezbyt szybkich układach. PP, gdy jest wymagany długi czas pamiętania.

W stanie pamiętania może występować zjawisko **przenikania napięcia wejściowego** (ang. hold mode feedthrough) na kondensator pamiętający, co jest spowodowane pojemnościami pasożytniczymi przełącznika. Nasila się ono przy wzroście częstotliwości zmian napięcia wejściowego.

3.3. Parametry układu w stanach przejściowych

Do parametrów przy przejściu z fazy próbkowania do pamiętania zalicza się:

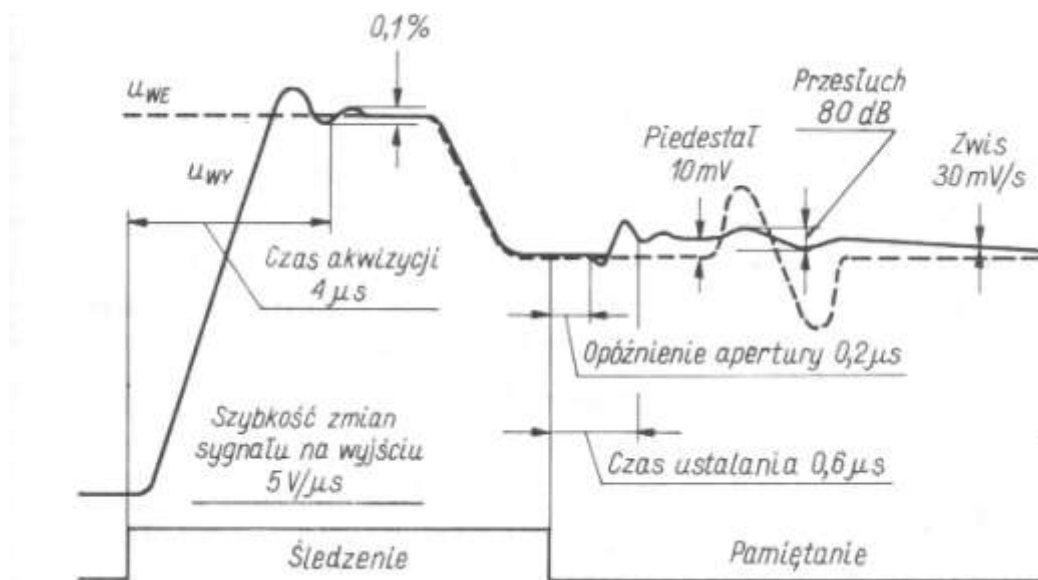
czas apertury (ang. aperture time) - czas przejścia ze stanu próbkowania do stanu pamiętania, (otwarciu przełącznika analogowego). Błąd apertury układu PP wynika z nieidealności przełącznika analogowego, którego przejście ze stanu zamknięcia do stanu otwarcia nie jest natychmiastowe (skokowe), a także z faktu, że wejściowy wzmacniacz separujący ma ograniczone pasmo.

Drugim parametrem jest tzw. **nieokreśloność aperturowa** (ang. aperture uncertainty time). Wyraża ona różnicę pomiędzy maksymalnym i minimalnym czasem otwarcia przełącznika,

czyli „rozmycie” czasowe w okresie przejściowym pomiędzy stanami próbkowania i pamiętania.

Czas ustalania w stanie pamiętania, a ściśle czas krótkotrwałej oscylacji tłumionej przy przejściu od stanu próbkowania do stanu pamiętania, jest czasem liczonym od momentu zainicjowania stanu pamiętania do momentu, gdy napięcie na wyjściu układu PP ustali się w granicach wyznaczonych marginesem błędu. Do czasu ustalania w stanie pamiętania wlicza się opóźnienie aperturowe.

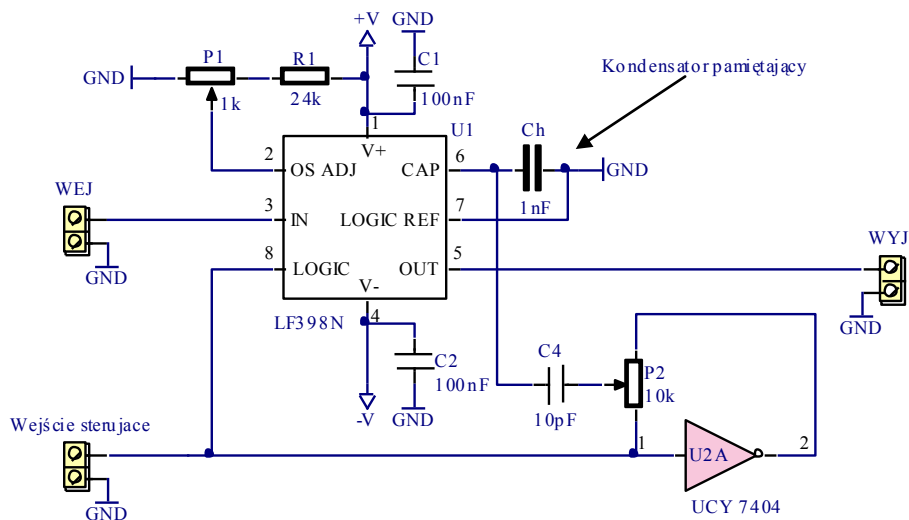
Piedestał lub błąd piedestału układu PP (ang.) powstaje w wyniku oddziaływania sygnału cyfrowego sterującego układ PP, na kondensator pamięciowy ze zgromadzonym ładunkiem w czasie próbkowania przy przejściu ze stanu próbkowania do stanu pamiętania. Błąd piedestału zazwyczaj wyrażany jest w jednostkach napięcia i wynosi zwykle od pojedynczych miliwoltów do kilkudziesięciu miliwoltów lub też w jednostkach ładunku zwykle od ułamka, pikokulomba do kilkudziesięciu pikokulombów.



Rys. 5. Parametry układu próbkująco pamiętającego [5].

4. Stanowisko pomiarowe

W makiecie został wykorzystany monolityczny układ LF398 firmy National Semiconductor. Układ ten charakteryzuje się typowym czasem przyjęcia próbki $4 \mu s$ z dokładnością $0,1\%$ dla kondensatora $C=1 \text{ nF}$. Za pomocą potencjometru P1 możemy skompensować wejściowe napięcie niezrównoważenia do wartości mniejszej od $100 \mu V$. Kondensator C_h pełni funkcję pamięci. Część układu składająca się z kondensatora C_4 , potencjometru P2 oraz inwertera służy do kompensacji piedestału.



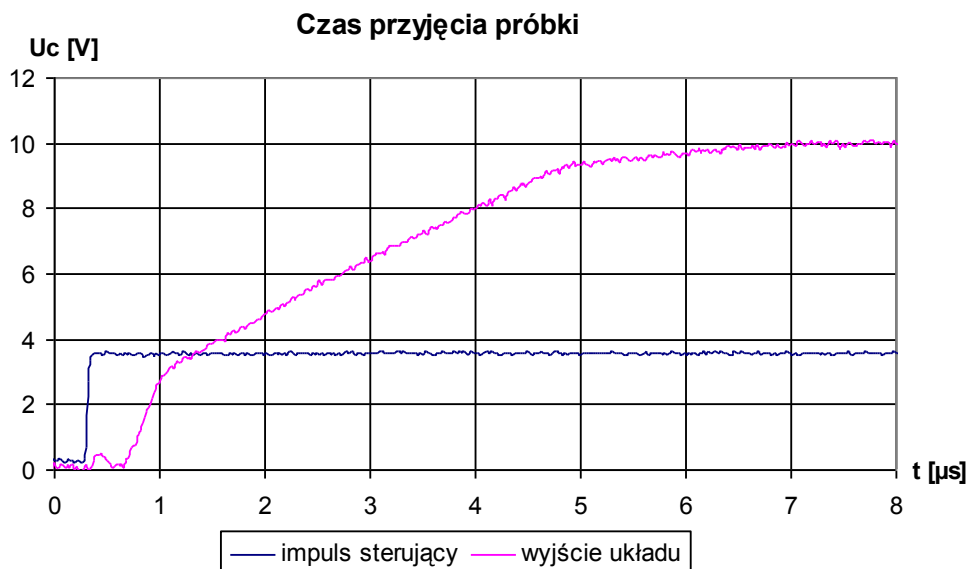
Rys. 6. Schemat ideowy układu próbkująco-pamiętającego

4.1. Pomiary parametrów układu próbkująco-pamiętającego

➤ pomiar czasu akwizycji (ang. acquisition time)

Pomiar czasu akwizycji wykonać przy zboczu narastającym impulsu sterującego. Impuls sterujący podać z generatora z wyjścia TTL $f=0,5\text{Hz}$ lub z zadajnika sygnałów. Jeden cykl wcześniej w stanie próbkowania podać 0V . Następnie w stanie pamiętania podać na wejście $U_{we}=10\text{V}$. Oscyloskop ustawić na jednokrotne wyzwolenie zboczem narastającym z kanału do którego podłączono sygnał sterujący.

Z oscylogramu odczytać czas przyjęcia próbki.

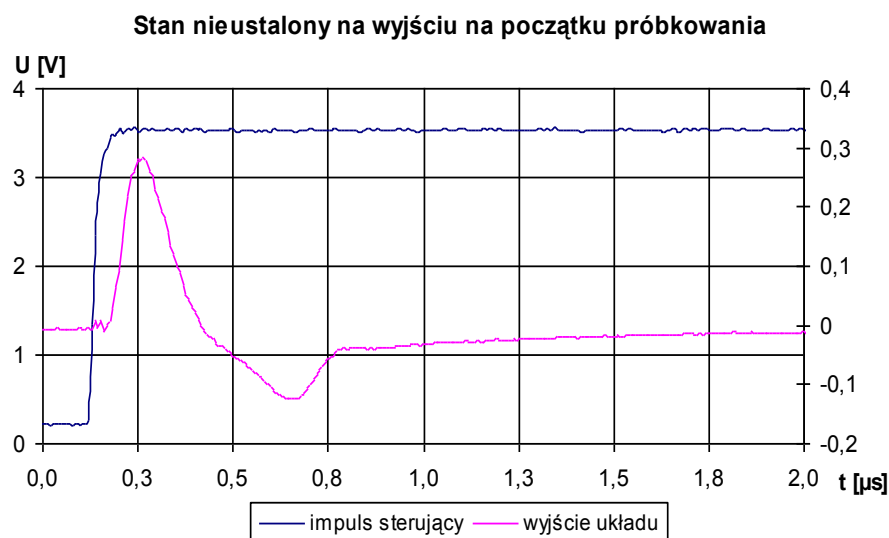


Rys. 7. Wykres zmiany napięcia na wyjściu układu S/H dla kondensatora pamiętającego 10 nF - przyrost dodatni

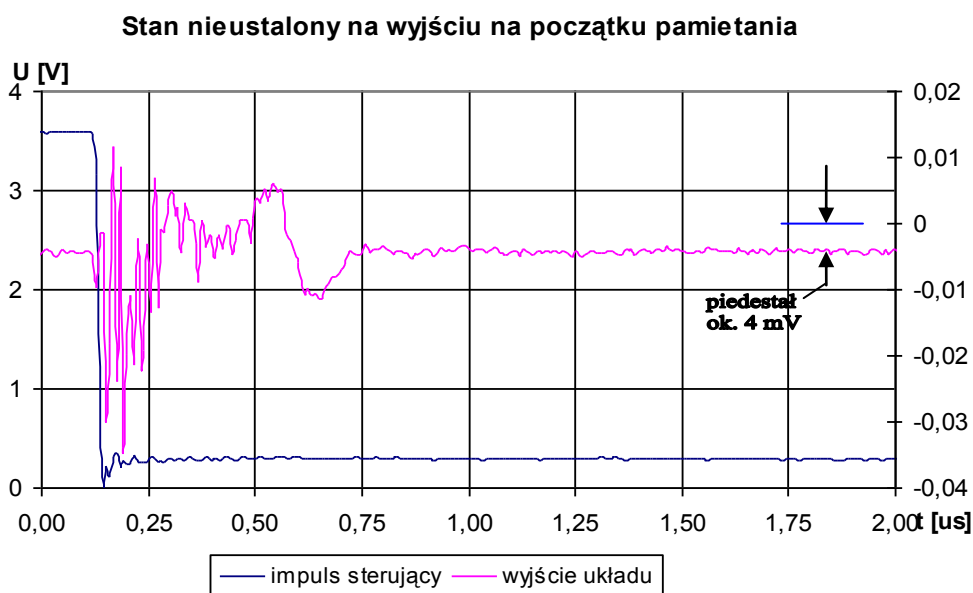
Czas przyjęcia próbki zależy od pojemności kondensatora. Zmniejszając pojemność kondensatora możemy zmniejszyć czas przyjęcia próbki, powodując przy tym wzrost szybkości opadania napięcia w okresie pamiętania.

➤ **Stan nieustalony na wyjściu na początku fazy próbkowania i pamiętania**

Zaobserwować przebiegi stanu nieustalonego na wyjściu układu dla $U_{we} = 0V$ przy wyzwalaniu oscyloskopu zboczem narastającym i opadającym impuls sterującego podawanego z generatora TTL.



Rys. 8 Wykres stanu nieustalonego na wyjściu na początku stanu próbkowania przy zastosowaniu kondensatora 10nF



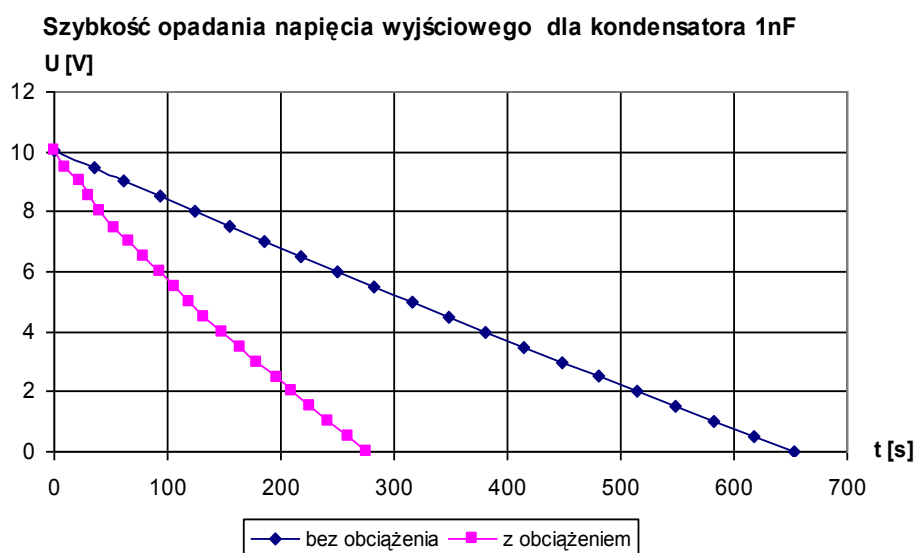
Rys. 9. Wykres stanu nieustalonego na wyjściu na początku stanu pamiętania przy zastosowaniu kondensatora 10 nF

➤ **Wyznaczanie szybkości opadania napięcia pamiętanego(ang. hold-mode droop)**

Pomiar szybkości opadania napięcia pamiętanego na kondensatorze wykonać dla dwóch przypadków z obciążeniem $R_L = 10k\Omega$ i bez obciążenia. Podać na wejście $U_{we} = 10V$ włączyć układ w stan próbkowani. Od momentu przełączenia układu w stan pamiętania mierzyć czas.

Tabela 1 Pomiary szybkości opadania napięcia pamiętanego

Lp.	bez obciążenia		z obciążenia 10k	
	Uc [V]	t [s]	Uc [V]	t [s]
1	10,039	0	10,012	0
2	9,499	35	9,495	10
3	9,007	62	9,004	21
17	2,001	515	2,001	1981
18	1,502	549	1,505	2177



Rys. 11 Wykres szybkości opadania napięcia wyjściowego na kondensatorze 1 nF dla układu z obciążeniem i bez obciążenie

W sprawozdaniu wyznacz rzeczywistą oraz oblicz teoretyczną szybkość zmian napięcia na kondensatorze w fazie pamiętania z zależności:

$$\frac{\Delta U}{\Delta t} = \frac{I_L}{C}$$

gdzie: I_L jest całkowitym prądem upływowym tranzystora JFET wzmacniacza operacyjnego i kondensatora wynosi według danych katalogowych 100pA



Rys. 12. Zdjęcie płyty czołowej obudowy układu próbkująco-pamiętającego

LITERATURA

- [1] Jakubiec J., Roj J.: *Pomiarowe przetwarzanie próbkujące*, Wydawnictwo Politechniki Śląskiej, Gliwice 2000
- [2] Kulka Z., Nadachowski M.: *Przetworniki analogowo-cyfrowe i cyfrowo-analogowe*. Wydawnictwo Komunikacji i Łączności, Warszawa 1987
- [3] Nadachowski M., Kulka Z.: *Analogowe układy scalone*, Wydawnictwo Komunikacji i Łączności, Warszawa 1985
- [4] Soclof S., *Zastosowania analogowych układów scalonych.*, Wydawnictwa Komunikacji i Łączności, Warszawa 1991
- [5] Tietze U., Schenk Ch.: *Układy półprzewodnikowe*, Wydawnictwa Naukowo-Techniczne, Warszawa 1997